

エクサスケールを目指すアーキテクチャ

Title: System architecture for Exa-scale supercomputing

平木 敬、泊 久信

Kei Hiraki , Hisanobu Tomari

東京大学大学院情報理工学系研究科

Graduate School of Information Science and Technology, The University of Tokyo,
Hongo Tokyo 113-8656

10PFlops の超大型スーパーコンピュータが実現した現在、次の目標はエクサスケールである。世界各国が 2018 年から 2022 年の間にエクサスケールコンピューティングを実現する計画を開始している。物質科学シミュレーションにおいては、実行速度とシミュレーションソフトウェアの書きやすさにメモリバンド幅：演算速度比やネットワークバンド幅：演算速度比、コアあたりのメモリサイズ、同期能力などコンピュータシステムの基本パラメータが深く関係している。当然、メモリバンド幅：演算速度比とネットワークバンド幅：演算速度比は大きいほうが実行速度が増加し、ソフトウェアを素直に書け、書きやすい。

しかしながら、エクサスケールシステムでは、これらのいずれも悪い方向にいく事は電力制約、価格制約から避けることは出来ない。実際には、これらの比はピーク演算速度を抑えることにより容易に向上させることができるからである。

私達は、これらの基本パラメータが悪くなることを前提に、その中で性能向上を実現するための方策を検討している。まず、これまでの性能向上の動向を測定データで把握し、将来の必要技術を検討する。

ポスターでは、ソケット内並列性の問題と、BF 比が抱える問題を中心に、将来のシミュレーションソフトウェアとアーキテクチャのマッチングを論じる。ソケット内並列性の利用では、ソケット内コア間レイテンシの設計上の問題を示す。

これらの基礎データから、ペタスケールのスーパーコンピュータ設計の外延上にエクサスケールシステムをとらえることは不適切であることを述べる。

[1] 泊 久信, 平木 敬 : 1600 万計算コア超メニーコアアーキテクチャのシミュレーション、並列/分散/協調処理に関するサマー・ワークショップ (SWoPP2011) 情報処理学会研究報告 (HPC)2012-ARC-201, 2012

[2] Hisanobu Tomari, Kei Hiraki, "Impact of Integer Instructions in Floating Point Applications, "The International Conference for High Performance Computing, Networking, Storage and Analysis (SC12)", Poster, 2012